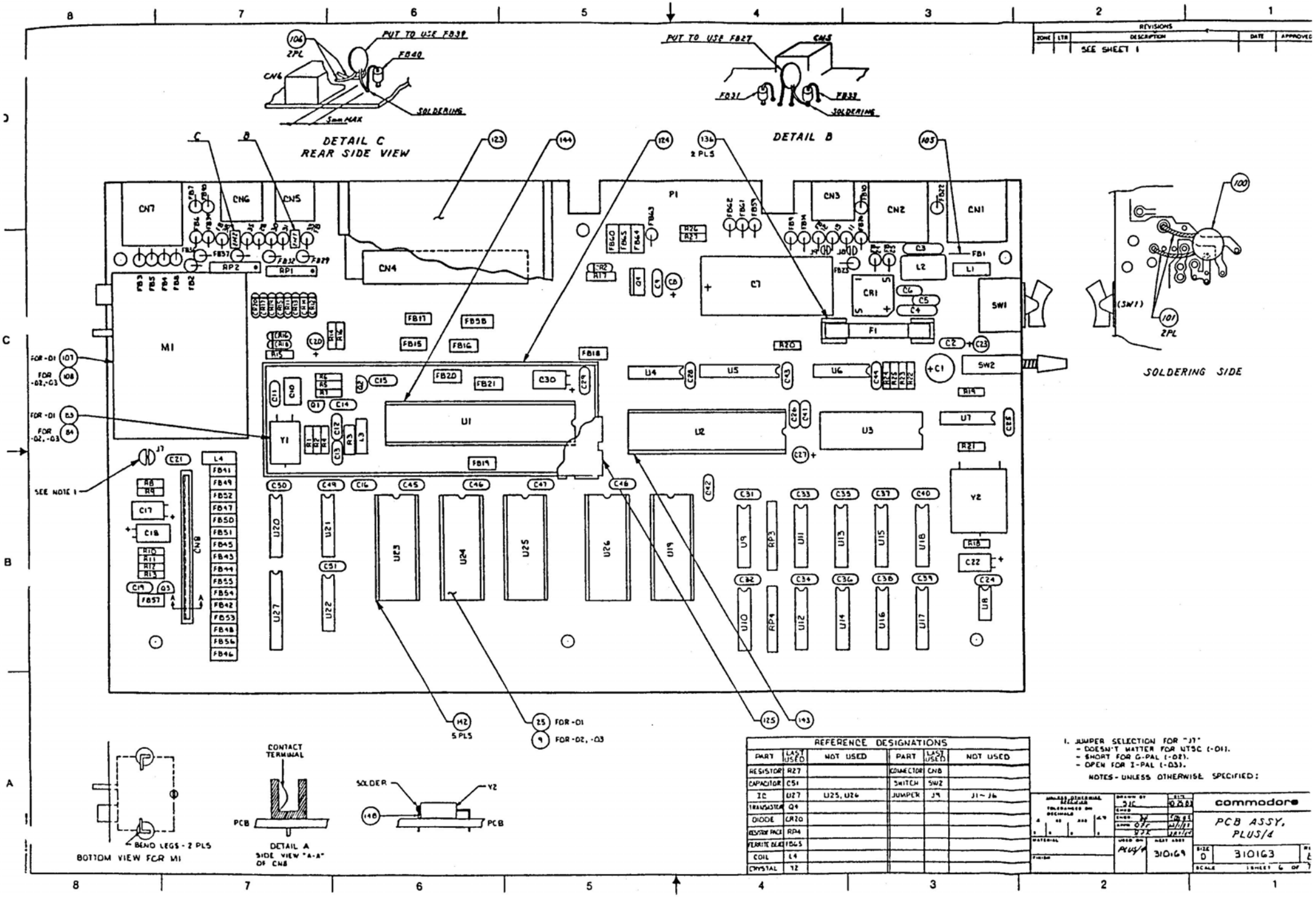

DETAIL C
REAR SIDE VIEW
PUT TO USE FB39
FB40
CN6
SOLDERING
5mm MAX
DETAIL B
PUT TO USE FB27
CN5
FB31
FB32
SOLDERING
SOLDERING SIDE
(SW1)
M1
CN7
CN6
CN5
CN4
P1
CN3
CN2
CN1
SW1
SW2
U1
U2
U3
U4
U5
U6
U7
U8
U9
U10
U11
U12
U13
U14
U15
U16
U17
U18
U19
U20
U21
U22
U23
U24
U25
U26
U27
Y1
Y2
C7
CR1
F1
L1
L2
L3
L4
CN8
RP2
RP1
RP3
RP4
SEE NOTE 1
FOR -01
FOR -02, -03
5 PLS
2 PLS
BEND LEGS - 2 PLS
BOTTOM VIEW FOR M1
CONTACT TERMINAL
PCB
DETAIL A
SIDE VIEW "A-A" OF CN8
SOLDER
REFERENCE DESIGNATIONS
PART | LAST USED | NOT USED | PART | LAST USED | NOT USED
RESISTOR | R27 | | CONNECTOR | CN8 |
CAPACITOR | C51 | | SWITCH | SW2 |
IC | U27 | U25, U26 | JUMPER | J9 | J1 ~ J6
TRANSISTOR | Q4 |
DIODE | CR20 |
RESISTOR PACK | RP4 |
FERRITE BEAD | FB45 |
COIL | L4 |
CRYSTAL | Y2 |
1. JUMPER SELECTION FOR "J7"
- DOESN'T MATTER FOR NTSC (-01).
- SHORT FOR G-PAL (-02).
- OPEN FOR I-PAL (-03).
NOTES - UNLESS OTHERWISE SPECIFIED:
REVISIONS
ZONE | LTR | DESCRIPTION | DATE | APPROVED
SEE SHEET 1
commodore
PCB ASSY, PLUS/4
310163
SIZE D
SCALE
SHEET 6 OF 7

SPEICHERBELEGUNG (PLUS/4)

Adresse		RAM	ROM
$FFFF	65535	RAM-Bereich	* ROM-BANK-HIGH *
$FFFE	65534		IRQ-Vektor
$FFFC	65532		Restart-Vektor
$FFFA	65530		NMI-,Start-Vektor
$FFF5	65525		Kernal-Sprungtabelle
$FF81	65409		
$FF40	65344		
$FF3F	65343	I/O-Adressen (bis $FEFF 65279) und TED-Chip-Register	
$FD00	64768		
$FCFF	64767	* Basic-RAM *	ROM-Banking-Routinen
$FC00	64512		
$FBFF	64511		Betriebssystem
$D800	55296		
$D7FF	55295		Character-Tabelle
$D000	53248		
$CFFF	53247		Basic-Erweiterungen
$C000	49152		**********
$BFFF	49151		* ROM-BANK-LOW *
$BFFF	49151		Basic
$8000	32768		
		Basic-RAM-Anfang (bei Grafik)	
$4000	16384		
$3FFF	16383	Bildschirmspeicher (Grafik)	
$2000	8192		
$1FFF	8191	Farbtabelle (Grafik)	
$1C00	7168		
$1BFF	7167	Luminanz (Grafik)	
$1800	6144		
		Basic-RAM-Anfang (ohne Grafik)	
$1000	4096		
$0FFF	4095	Bidschirmspeicher (Text)	
$0C00	3072		
$0BFF	3071	Farbspeicher (Text)	
$0800	2048		
$07FF	2047	Systemspeicher	
$0000	0		

SECTION 9 : PLUS/4 MEMORY REGISTER MAP

REG	Hex location	Comments	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	$FF00		TIMER # 1 RELOAD VALUE, BITS 0-7 (LOW)							
1	$FF01		TIMER # 1 RELOAD VALUE, BITS 8-15 (HIGH)							
2	$FF02		TIMER # 2 RELOAD VALUE, BITS 0-7 (LOW)							
3	$FF03		TIMER # 2 RELOAD VALUE, BITS 8-15 (HIGH)							
4	$FF04		TIMER # 3 RELOAD VALUE, BITS 0-7 (LOW)							
5	$FF05		TIMER # 3 RELOAD VALUE, BITS 8-15 (HIGH)							
6	$FF06		:TEST	:ECM	:BMM	:BLANK	# ROWS	:Y2	:Y1	:Y0
7	$FF07		:RVS OFF	:PAU	:FREEZE	:MCM	# COLS	:X2	:X1	:X0
8	$FF08		KEYBOARD LATCH							
9	$FF09		:IRQ	:I-T3	:NC	:I-T2	:I-T1	:I-LP	:I-RAS	:NC
	$FF0A		:NC	:E1-T3	:NC	:E1-T2	:E1-T1	:E1-LP	:E1-RAS	:RC8
	$FF0B		:RC7	:RC6	:RC5	:RC4	:RC3	:RC2	:RC1	:RC0
12	$FF0C		:NC	:NC	:NC	:NC	:NC	:NC	:C9	:CUR8
13	$FF0D		:CUR7	:CUR6	:CUR5	:CUR4	:CUR3	:CUR2	:CUR1	:CUR0
14	$FF0E		:SND1-7	:SND1-6	:SND1-5	:SND1-4	:SND1-3	:SND1-2	:SND1-1	:SND1-0
15	$FF0F		:SND2-7	:SND2-6	:SND2-5	:SND2-4	:SND2-3	:SND2-2	:SND2-1	:SND2-0
16	$FF10		:NC	:NC	:NC	:NC	:NC	:NC	:SND2-9	:SND2-8
17	$FF11		SND-REL	:NOISE	:V2-SEL	:V1-SEL	:VOL3	:VOL2	:VOL 1	:VOL 0
18	$FF12		:NC	:NC	:BMB2	:BMB1	:BMB0	:R BANK	:S1-9	:S1-8
19	$FF13		:C25	:C24	:C23	:C22	:C21	:C20	:SCLOCK	:STATUS
20	$FF14		:VM4	:VM3	:VM2	:VM1	:VM0	:NC	:NC	:NC
21	$FF15	BXGD0	:NC	:LUM2	:LUM1	:LUM0	:COLOR3	:COLOR2	:COLOR1	:COLOR0
22	$FF16	BXGD1	:NC	:LUM2	:LUM1	:LUM0	:COLOR3	:COLOR2	:COLOR1	:COLOR0
23	$FF17	BXGD2	:NC	:LUM2	:LUM1	:LUM0	:COLOR3	:COLOR2	:COLOR1	:COLOR0
24	$FF18	BXGD3	:NC	:LUM2	:LUM1	:LUM0	:COLOR3	:COLOR2	:COLOR1	:COLOR0
25	$FF19	BXDG4	:NC	:LUM2	:LUM1	:LUM0	:COLOR3	:COLOR2	:COLOR1	:COLOR0
26	$FF1A		:NC	:NC	:NC	:NC	:NC	:NC	:BRE9	:BRE8
	$FF1B		:BRE7	:BRE6	:BRE5	:BRE4	:BRE3	:BRE2	:BRE1	BRE0
--	$FF1C		:NC	:NC	:NC	:NC	:NC	:NC	:NC	:VL8
--	$FF1D		:VL7	:VL6	:VL5	:VL4	:VL3	:VL2	:VL1	:VL0
30	$FF1E		:H8	:H7	:H6	:H5	:H4	:H3	:H2	:H1
31	$FF1F		:NC	:BL3	:BL2	:BL1	:BL0	:VSUB2	:VSUB1	:VSUB0
62	$FF3E		ROM SELECT							
63	$FF3F		RAM SELECT							

CS : Chip select
RC : Ram control

4.5.2. DMA-Timing

Der 7360 (TED) bildet DMA-Zyklen (DMA: Direct memory access, direkter Speicherzugriff) um verschiedene Informationen zum Erhalten des Videobildes zu holen. Zweimal für jede Zeile eines Zeichens (ein Zeichen besteht aus einem Feld von 8*8 Bit): Zum Erhalten der Farbinformation für jedes Zeichen, und zum Erhalten des Zeigers auf den Zeichensatz des entsprechenden Zeichens. Im Bitmap-Mode wird dieser DMA ebenfalls durchgeführt, aber die Information wird anders interpretiert.
Der DMA-Zyklus unterteilt sich in folgende Schritte:

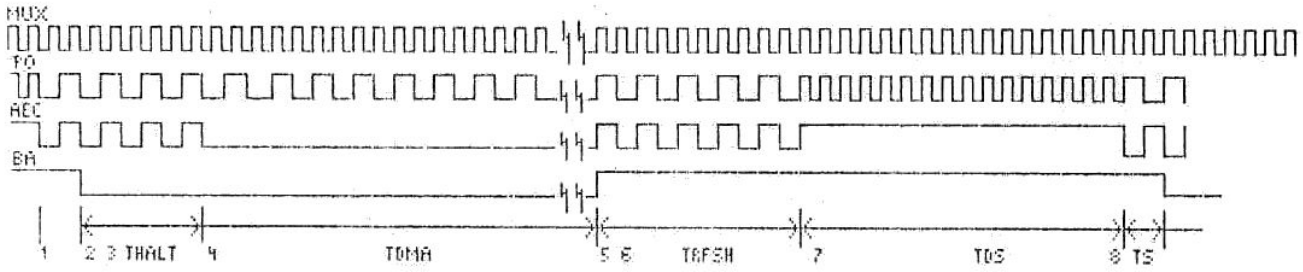
1.) Der Systemtakt wird für einen Zyklus auf normale Geschwindigkeit gesetzt. Gleichzeitig startet ein AEC-Takt, der den Bus dem 8360 zur Verfügung stellt.
2.) BA wird low.
3.) Drei Zyklen werden der CPU noch gegeben um den aktuellen Befehl zu beenden bevor der DMA beginnt. (CPU wird hochohmig)
4.) 40 Zyklen vom Einfachtakt. In jedem Zyklus macht der TED zwei Zugriffe. (MUX hat doppelten Takt!)
5.) BA wird high und gleichzeitig erlaubt AEC, daß die CPU wieder auf den Bus darf.
6.) Es folgen 5 Zyklen mit Einfachtakt in denen der TED den ~~DMA~~ Refresh und durchführt. (Im zweiten Teil jedes Taktes hat die CPU Zeichen bis Pixelgr. Buszugriff.)
7.) 16 Zyklen mit doppeltem Takt. (=8 Zyklen Einfachtakt.) Der TED hat keinen Buszugriff. Alle Leistungen stehen der CPU zur Verfügung.
8.) War der letzte DMA für Zeile 8 eines Zeichens, wird der DMA für Zeile 1 des nächsten Zeichens vorbereitet.

Falls der Screen abgeschaltet ist, so werden nur die 5 Zyklen mit dem Refresh mit Einfachtakt durchgeführt. Alle übrige Zeit steht der CPU mit doppelter Takfrequenz zur Vefügung.

4.5.2.1 TED DMA Timing

Titel	Zyklen	Zeit	Takt	Bemerkung
THALT	3	3µs	0.85	TIME, HALT (kein CPU-Zugriff)
TDMA	40	46µs	0.85	TIME, DMA (80 Zugriffe des TED!)
TRFSH	5	5µs	0.85	TIME, RFSH (5 CPU-Zugriffe)
TDS	16	9µs	1.7	TIME, DOUBLE SPEED (16 CPU-Takte)
TS	1	1µs	0.85	TIME, SYNCRONIZE (1 CPU-Zugriff)
	65	64µs	= eine Bildschirmzeile	

Bei eingeschaltetem Bildschirm stehen der CPU somit 20 Zyklen zur Verfügung. Dabei am rechten Rand des Bildschirms (rechter Rahmen) 16 Zyklen mit 1,7MHz Takt.



Bei jedem MUX-Takt wird ein BUS-Zugriff gemacht. Teilweise nur für TED oder nur für CPU (TDS) oder auch für beide (abwechseln) bei TRFSH.